

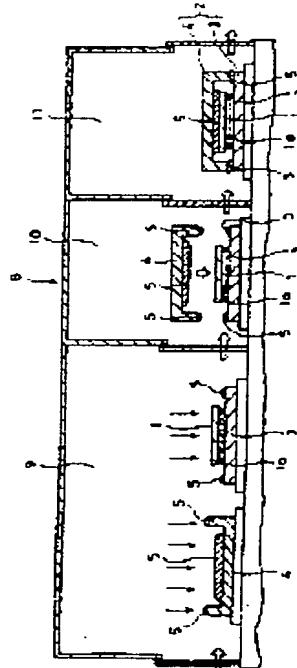
## **JOINING METHOD BY BRAZING MATERIAL AND TREATING DEVICE AS WELL AS SEMICONDUCTOR DEVICE**

**Patent number:** JP2303676  
**Publication date:** 1990-12-17  
**Inventor:** AKASAKI HIROSHI; OTSUKA KANJI  
**Applicant:** HITACHI LTD; HITACHI VLSI ENG  
**Classification:**  
- international: B23K1/20; B23K35/14; H01L23/02; B23K1/20;  
B23K35/02; H01L23/02; (IPC1-7): B23K1/20;  
B23K35/14; H01L23/02  
- european:  
**Application number:** JP19890123353 19890517  
**Priority number(s):** JP19890123353 19890517

## **Report a data error here**

## Abstract of JP2303676

**PURPOSE:** To improve the reliability of the joining technique by brazing material when this method is applied to semiconductor devices by subjecting surface inert films of at least either of the brazing material and metals to be joined to an etching treatment to expose the active surfaces and brazing the metals without using a flux. **CONSTITUTION:** Underlying metallic layers are previously formed on the respective brazing parts of the sealing parts and inner side faces of base substrates 3 and caps 4. The films of the brazing material 5 are respectively previously formed thereon. Bump electrodes 1a of semiconductor chips 1 are melted and are connected onto the electrode to the base substrates 3. These chips 1 are mounted on the substrates 3. The assemblies are transported into an etching treatment chamber 9 where the inert films stop the brazing material 5 of the substrates 3 and the caps 4 and the semiconductors 1 are removed and cleaned by etching to expose the active surfaces. The assemblies are then transported to a heating and joining chamber 10 where prescribed heat and load are applied thereon and the respective brazing material 5 are melted and joined. The semiconductor chips 1 are thus sealed into packages 2.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開  
⑪ 公開特許公報 (A) 平2-303676

⑫ Int. Cl. 5  
B 23 K 1/20  
35/14  
H 01 L 23/02

識別記号 H C C

序内整理番号 6919-4E  
7728-4E  
6412-5F

⑬ 公開 平成2年(1990)12月17日  
審査請求 未請求 請求項の数 7 (全11頁)

⑭ 発明の名称 ろう材接合法および処理装置ならびに半導体装置

⑮ 特願 平1-123353  
⑯ 出願 平1(1989)5月17日

⑰ 発明者 赤崎 博 東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内  
⑲ 発明者 大塚 寛治 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内  
⑳ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地  
㉑ 出願人 日立超エル・エス・アイ・エンジニアリング株式会社 東京都小平市上水本町5丁目20番1号  
㉒ 代理人 弁理士 简井 大和

明細書

1. 発明の名称

ろう材接合法および処理装置ならびに半導体装置

2. 特許請求の範囲

1. ろう材ないし被接合金属の少なくとも一方の表面不活性膜をエッチング処理により除去清浄しその活性面を露出させてろう付けすることを特徴とするろう材接合法。
2. 前記エッチング処理がイオンエッチング法であることを特徴とする請求項1記載のろう材接合法。
3. 前記エッチング処理がガスニッティング法であることを特徴とする請求項1記載のろう材接合法。
4. 前記ろう付けが再不活性化防止用のガスないし真空雰囲気中で処理されて前記活性面の再不活性化が防止されることを特徴とする請求項1、2、または3記載のろう材接合法。
5. ろう材ないし被接合金属の少なくとも一方の表面不活性膜をエッチング処理により除去清浄

してその活性面を露出させるエッチング機構と、このエッチング機構により活性面が露出された前記ろう材ないし前記被接合金属をろう付けさせる加熱接合機構とを備えていることを特徴とする処理装置。

6. パッケージの封止部が前記請求項1、2、3、または4記載のろう材接合法によって形成されていることを特徴とする半導体装置。

7. 半導体チップが前記請求項1、2、3、または4記載のろう材接合法によって封止部材の内側にろう付けされて封止されていることを特徴とする半導体装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、ろう材接合法および処理装置ならびに半導体装置技術に関するもので、特に、たとえば半導体チップをチップキャリア形のパッケージで封止する際のはんだ接合法および処理装置ならびにその半導体装置技術に適用して有効な技術に関するものである。

[従来の技術]

たとえば、ハンプ電極を有する半導体チップは、次のような工程によって封止されている。

すなわち、先ず、ベース基板およびキャップの所定部位に下地金属層を予め形成し、また半導体チップのハンプ電極を溶融させベース基板の所定の電極上に接続させて該半導体チップをベース基板上に搭載する。

次に、半導体チップがろう付けされるキャップの内側面に、はんだ（PbとSnの合金）などからなる低融点ろう材の膜を形成し、またベース基板およびキャップの各封止部位に、低融点ろう材の膜を形成する。

次に、所定の熱と荷重を加えて、ベース基板とキャップとをろう付けするとともに、半導体チップとキャップとをろう付けして半導体チップを封止する。

半導体チップは、このようにしてパッケージ内に封止される。

ところで、たとえば、このような封止工程などにおけるろう材接合法においては、通常、ろう材

したがって、たとえば、前記したような半導体装置の封止工程などにおいては、フラックスを使用しないろう材接合法が要求される。

本発明の目的は、フラックスを使用することなく、ろう材自身や被接合金属などの表面不活性膜を除去清浄化してろう付けすることができるろう材接合処理技術を提供することにある。

また、本発明の他の目的は、信頼性の向上を図ることができる半導体装置技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

#### [課題を解決するための手段]

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

すなわち、本発明のろう材接合法は、ろう材ないし被接合金属の少なくとも一方の表面不活性膜をエッチング処理により除去清浄しその活性面を

自身や被接合金属の表面自然酸化膜や汚染物などの不活性膜を除去するために、フラックスが用いられている。

すなわち、フラックスの清浄作用により、ろう材自身や被接合金属の表面自然酸化膜を溶解し、あるいは水素や水蒸気、その他、化合物などを発生させろう材自身や被接合金属の表面を活性化させてろう付けする。

#### [発明が解決しようとする課題]

ところが、たとえば、前記したような半導体チップの封止工程において、ろう材自身や被接合金属の表面不活性膜の除去清浄にフラックスが用いられると、たとえば、キャビティ内に残存したフラックスがベース基板の電気的な部位に錫（Sn）を析出させ、これにより半導体装置の信頼性が妨げられることが知られている。

また、フラックスの使用がはんだ中のボイド発生を増大させる主要因であることが明らかにされ、このボイド発生によって半導体装置の信頼性が妨げられることが知られている。

露出させてろう付けするものである。

また、本発明の処理装置は、ろう材ないし被接合金属の少なくとも一方の表面不活性膜をエッチング処理により除去清浄してその活性面を露出させるエッチング機構と、このエッチング機構により活性面が露出された前記ろう材ないし前記被接合金属をろう付けさせる加熱接合機構とを備えている構造としたものである。

更に、本発明の半導体装置は、パッケージの封止部が前記したろう材接合法によって形成されている構造としたものである。

また、本発明の半導体装置は、半導体チップが前記したろう材接合法によって封止部材の内側にろう付けされて封止されている構造としたものである。

#### [作用]

前記した本発明のろう材接合法によれば、ろう材ないし被接合金属の少なくとも一方の表面不活性膜がエッチング処理によって除去清浄されるので、フラックスを使用することなく、ろう材ない

し被接合金属の活性面を露出させてろう付けすることができる。

また、前記した本発明の処理装置によれば、エッティング機器によりろう材ないし被接合金属の少なくとも一方の表面不活性膜がエッティング処理によって除去清浄され、その活性面が露出された前記ろう材ないし前記被接合金属が加熱接合機構によりろう付けされるので、フラックスを使用することなく、ろう材ないし被接合金属のろう付けを行ふことができる。

また、本発明の半導体装置によれば、パッケージの封止部が前記したろう材接合法によって形成されている構造とされ、あるいは半導体チップが前記したろう材接合法によって封止部材の内側にろう付けされて封止されている構造とされていることにより、フラックスを使用することなく、前記封止部ないし接合部のろう付けを行うことができるので、パッケージ内などに残留するフラックスによって半導体装置の信頼性が妨げられるのを確実に防止することができる。

前記ベース基板3は、たとえばムライト( $3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$ )、前記キャップ4はアルミニナイトライド(A<sub>2</sub>N)やシリコンカーバイド(SiC)からなり、これらのベース基板3およびキャップ4はろう材5を介して互いに接合され、そのろう材5は、たとえば、鉛(Pb)と錫(Sn)との合金(はんだ)からなる。

ろう材5の錫(Sn)の含有量は、たとえば10wt%、その融点は、たとえば300度C～310度Cとされている。

前記封止部におけるベース基板3およびキャップ4には、第2図に示すように、下地金属層6として、たとえばクロム(Cr)膜、チタン(Ti)膜またはタンクステン(W)膜6a、銅(Cu)膜、ニッケル(Ni)膜または白金(Pt)膜6b、金(Au)膜6cがメッキにより複層して形成されている。

第1図に示すろう材5、すなわち、ベース基板3とキャップ4との封止部を形成しているろう材5は、ベース基板3とキャップ4との各下地金属

### [実施例1]

第1図は本発明の一実施例である半導体装置を示す断面図、第2図はその半導体装置におけるパッケージ封止部の部分的拡大断面図、第3図(a), (b), (c)は本発明の一実施例であるろう材接合法を示す説明図、第4図(a), (b)はその第3図に示すろう材接合法のエッティング処理前後におけるろう材表面のオージュ・スペクトルを示す線図、第5図(a), (b), (c)は本発明の他の実施例であるろう材接合法を示す説明図、第6図(a), (b)はその第5図に示すろう材接合法のエッティング処理前後における下地金属層表面のオージュ・スペクトルを示す線図、第7図は本発明の一実施例である処理装置を示す断面図である。

第1図に示すように、本実施例における半導体装置は、半導体チップ1がチップキャリア形のパッケージ2で封止された半導体装置とされ、パッケージ2は、互いに対向的に配置されているベース基板3およびキャップ4(封止部材)とから構成されている。

層6に予めスポット溶接などによって仮付けされていたものが、接合封止時において融合して一体化されたものである。

この場合に、ベース基板3とキャップ4との封止部には、表面の自然酸化膜や汚染物などの不活性膜を除去するためのフラックスが塗布されることなく、接合封止されている。

これは、本実施例においては、そのような表面不活性膜が、後に詳述するように、エッティング処理によって除去清浄されるので、フラックスの使用が不要とされているためである。

このため、本実施例の半導体装置は、そのベース基板3とキャップ4との封止部がフラックスを使用することなく形成されているため、その封止部やパッケージ2内等にフラックスが残留することなく、このため、フラックスの残留に起因する弊害、すなわち、たとえば、残存フラックスによる錫(Sn)の析出、ろう材5中のポイド発生の増大、フラックスが含有する塩素(Cl)などによる腐食などが確実に防止されるようになっ

ている。

このようなパッケージ2内のキャビティに封止されている半導体チップ1は、たとえば単結晶シリコンからなり、該半導体チップ1は、はんだなどからなるパンプ電極1aが溶融されベース基板3の上面の電極(図示せず)に電気的に接続されて該ベース基板3に搭載されている。パンプ電極1aのはんだの融点は、前記ろう材5の融点より高くされている。

半導体チップ1がろう付けされるキャップ4の内側面の下地金属層6には、ろう材5が予めスポット溶接などによって仮付けされている。

この場合のろう材5は、前記したベース基板3とキャップ4との封止部と同様に、表面不活性膜がエッチング処理によって除去清浄されるので、フラックスが塗布されない。

したがって、本実施例の半導体装置は、この点からもフラックスがパッケージ2内などに残留しないようになっている。

そして、このようにしてキャップ4の内側面に

この場合に、そのエッチング条件としては、たとえば加速電圧3kV、試料電流 $3 \times 10^{-7}$ A、エッチング速度200Å/min (on SiO<sub>2</sub>)で、約0.5～1分程度、エッチング処理する。

ここで、前記した条件の下でのArイオン・エッチング処理前後におけるPb/Sn(Sn10%)のはんだからなるろう材5の表面オージュ・スペクトルを、第4図において示している。

この第4図によれば、同図(b)に示すようにエッチング前において検出された酸素(O)、炭素(C)、塩素(Cl)が、同図(a)に示すようにエッチング後においては未検出とされている。したがって、酸素(O)などからなる表面不活性膜7が完全に除去可能であることが明らかにされた。

次に、第5図は、Pb/Sn(Sn10%)のはんだからなるろう材5と、Cr/Cu/Auからなる下地金属層6(被接合金属)とのろう材接合法を示すものである。

この第5図に示すろう材接合法においても、先ず、同図(a)に示すように、ろう材5および下地金

ろう材5が仮付けされた後に、該ろう材5が溶融されて半導体チップ1の上面(被接合金属)が該ろう材5を介してキャップ4の内側面に接合されている。

この場合においても、半導体チップ1の上面の表面不活性膜がエッチング処理によって除去清浄されるので、本実施例の半導体装置は、この点からもフラックスがパッケージ2内などに残留しないようになっている。

なお、前記ベース基板3の下面には、その上面側の電極(図示せず)に電気的に接続されている外部接続電極(図示せず)が配設されている。

次に、本実施例のろう材接合法について、第3図に基づいて説明する。

先ず、第3図(a)に示すように、各ろう材5の表面に生じている自然酸化膜や汚染物質などの不活性膜7を、たとえばAr<sup>+</sup>イオンなどによるイオン・スパッタエッチングにより夫々除去清浄して、同図(b)に示すように各ろう材5の活性面5aを露出させる。

異層6の表面に生じている自然酸化膜や汚染物質などの不活性膜7を、たとえばAr<sup>+</sup>イオンなどによるイオン・スパッタエッチングにより夫々除去清浄して、同図(b)に示すようにろう材5、下地金属層6の各活性面5a、6dを夫々露出させる。

この場合のエッチング条件は、前記したと同様な条件とする。

このようなエッチング条件の下でのArイオン・エッチング処理前後におけるCr/Cu/Auからなる下地金属層6の表面オージュ・スペクトルが第6図に示されている。

この第6図によれば、同図(b)に示すようにエッチング前において検出された酸素(O)、炭素(C)、塩素(Cl)が、同図(a)に示すようにエッチング後においては未検出とされている。したがって、酸素(O)などからなる表面不活性膜7が完全に除去可能であることが明らかにされた。

このように、本実施例の前記したろう材接合法によれば、ろう材5ないし下地金属層6の表面不活性膜7がエッチングによって除去清浄されるの

で、ろう材5ないし下地金属層7の各表面にフラックスを塗布することなく、ろう材どうし、あるいはろう材と金属とを互いに接合させることができる。

したがって、フラックス塗布に起因する弊害、すなわち、たとえば、残存フラックスによる錆(Sn)の析出、ろう材5中のボイド発生の増大、フラックスが含有する塩素(Cl)などによる腐食などを確実に防止することができる。

次に、本実施例のろう材接合法を前記した半導体装置の封止工程において適用した場合について、第7図に基づいて説明する。

先ず、ベース基板3およびキャップ4の封止部とキャップ4の内側面との各ろう付け部位に、下地金属層6(図示せず)を予め形成し、その各下地金属層6上にろう材5の膜を夫々形成しておく。

また、半導体チップ1のパンプ電極1aを溶融させ、ベース基板3の電極(図示せず)上に接続させて該半導体チップ1をベース基板3上に搭載する。

ている。

前記エッティング処理室9において、ろう材5や半導体チップ1の表面不活性膜がエッティングされたベース基板3およびキャップ4は、そのエッティング処理後、搬送ベルトなどからなる搬送手段(図示せず)によって直ちに前記した加熱接合室10に搬送される。

そして、この加熱接合室10において、所定の熱と荷重が加えられることにより、夫々のろう材5が溶融されてベース基板3とキャップ4とが接合され、半導体チップ1とキャップ4とが接合されて該半導体チップ1がパッケージ2内に封止される。

本実施例において、その加熱溶融接合時における加熱接合室10の雰囲気は、H<sub>2</sub>+N<sub>2</sub>、O<sub>2</sub>10ppm以下のArあるいはN<sub>2</sub>、または真空中とされ、このような不活性ガスないし真空中の雰囲気中において、ベース基板3とキャップ4との加熱溶融接合および半導体チップ1とキャップ4との加熱溶融接合が行われることにより、エッ

チング処理室9が搭載されたベース基板3とキャップ4とを、第7図に示すように、処理装置8におけるエッティング処理室9に搬送ベルトなどからなる搬送手段(図示せず)によって搬入する。

そして、処理装置8のエッティング処理室9、すなわち、自然酸化膜や汚染物質などの不活性膜をエッティング処理により除去清浄するエッティング機構を有するエッティング処理室9において、ベース基板3およびキャップ4のろう材5や半導体チップ1の上面に生じた表面不活性膜を、たとえばAr<sup>+</sup>イオンなどによるイオン・スパッタエッティングにより除去清浄して、夫々の活性面を露出させる。

ここで、第7図に示す処理装置8は、エッティング処理室9に隣接する加熱接合室10を備え、この加熱接合室10は、エッティング処理室9において各表面不活性膜が除去清浄された半導体チップ1とキャップ4、またベース基板3とキャップ4を夫々互いにろう付けさせる加熱接合機構を有し

シング処理室9において露出されたろう材5などの活性面の再不活性化が確実に防止されるようになっている。特に、加熱によってろう材5などの活性面が再不活性化されるのが確実に防止されるようになっている。

次に、加熱接合室10において加熱溶融接合されたベース基板3とキャップ4と半導体チップ1は、搬送ベルトなどからなる搬送手段(図示せず)によって処理装置8の冷却室11に搬送され、冷却室11において冷却された後に、冷却室11から取り出される。

このようにして、本実施例における半導体装置の封止工程は行われる。

この場合に、本実施例におけるろう材接合法および処理装置8によれば、半導体チップ1、ベース基板3、キャップ4の各ろう付け部位の表面不活性膜がエッティング処理によって除去清浄されるので、フラックスを使用することなく、ろう付けすることができる。

したがって、フラックスがパッケージ2のキャ

ビティ内やベース基板3とキャップ4との封止部、キャップ4と半導体チップ1との接合部などに残存することがなく、このため、残存フラックスによるベース基板3などの電気的な部位における錆(5n)の析出、各ろう材5中のボイド発生の増大、これによる前記封止部のリーク不良、フラックスが含有する塩素(Cl)などによる腐食などを確実に防止することができる。

この結果、本実施例によれば、ろう付け工程を経て製造される半導体装置の信頼性の向上を図ることができる。

特に、本実施例のような構造の半導体装置は、その封止工程後において、パッケージ2のキャビティ内、ベース基板3とキャップ4との封止部、半導体チップ1とキャップ4との接合部などにおけるフラックスの洗浄が困難とされるので、フラックスを使用することなく、ろう付けすることができる効果は、極めて有意義である。

他方、本実施例のろう材接合法および処理装置Bがフラックスの洗浄可能な部位のろう付けに適

ス基板3およびキャップ4の表面と、半導体チップ1の表面に生じた不活性膜が化学反応性ガス・エッチングによって除去清浄されてその各活性面が露出される構造とされている。

この実施例2の処理装置8によると、前記した半導体装置は、たとえば、次のようにして封止される。

先ず、処理装置8による処理前に、ベース基板3とキャップ4との所定のろう付け部位に、下地金属層6を予め形成し、その各下地金属層6上にろう材5の膜を夫々形成しておく。

また、半導体チップ1のパンプ電極1aを等離しベース基板3の電極(図示せず)上に接続して該半導体チップ1をベース基板3上に搭載する。

次いで、半導体チップ1が搭載されたベース基板3およびキャップ4を処理室12内に搬入する。

次いで、ガス供給口12aから塩素系ガス13を処理室12内に導入し、この塩素系ガス13の雰囲気中において、半導体チップ1とベース基板3とキャップ4とのろう付け部位表面における自

用されるとすれば、そのフラックスの洗浄工程を省略することができる。

また、本実施例においては、H<sub>2</sub>+N<sub>2</sub>、O<sub>2</sub> 10 ppm以下のArあるいはN<sub>2</sub>、または真空中の雰囲気中においてベース基板3とキャップ4との加熱溶融接合および半導体チップ1とキャップ4との加熱溶融接合が行われることにより、エッチング処理室9において露出されたろう材5などの活性面が再不活性化されるのが確実に防止されてろう付けされるので、この点からもうろう付け表面の不活性化に起因するろう付け不良を確実に防止することができる。

#### (実施例2)

第8図は本発明の他の実施例である処理装置を示す断面図、第9図はその第8図に示す処理装置によるエッチング処理中におけるろう材を示す部分的拡大断面図である。

第8図に示すように、実施例2の処理装置8は、前記実施例1の処理装置8と異なり、単段のチャンバからなる処理室12によって構成され、ベー

ス基板3およびキャップ4の表面と、半導体チップ1の表面に生じた不活性膜が化学反応性ガス・エッチングによって除去清浄する。

前記塩素系ガス13、すなわち自然酸化膜を除去するための塩素系ガス13としては、たとえば、H<sub>2</sub>+N<sub>2</sub>+10 ppm Cl<sub>2</sub>、HCl、あるいはこれらに少量のCCl<sub>4</sub>を混入させたものを用いることができる。

ここで、塩素系ガス13中の塩素(Cl)は、フッ素(F)について電気的に活性な元素で、希ガス、炭素、窒素、酸素以外の元素と直接化合して塩化物を生成する物性を有する。

したがって、第9図に示すように、エッチングされて塩素系ガス13と反応した不活性膜7は、その塩素(Cl)の物性により塩化物14として除去されて処理室12のガス排気口12bから処理室12外に排出される。

次いで、このようにして、表面不活性膜が除去清浄されたベース基板3、キャップ4、半導体チップ1は、そのエッチング処理後に、引き続いて処理室12内において所定の熱と圧力が加えられ

ることにより、ろう材5が熔融されてベース基板3とキャップ4とが接合され、半導体チップ1とキャップ4とが接合されて該半導体チップ1がパッケージ2内に封止される。

次いで、処理室内12において冷却された後に、該処理室12外に取り出される。

この実施例2におけるろう材接合法および処理装置8においても、半導体チップ1、ベース基板3、キャップ4の各ろう付け部の表面不活性膜がエッチング処理によって除去清浄されるので、フラックスを使用することなく、ろう付けすることができ、したがって、前記した実施例1と同様な効果を得ることができる。

#### [実施例3]

第10図は本発明の他の実施例であるろう材接合法を説明するための半導体装置のパッケージ封止部の部分的拡大断面図である。

この実施例3においては、第10図に示すように、前記ベース基板3とキャップ4との各封止部間に、はんだなどのろう材5を介在させて加熱加

法に限定されるものではなく、たとえば金属表面の不活性膜7がウェットエッチングによって除去される構成とすることも可能である。

また、前記実施例2においては、所定の金属表面の不活性膜7が塩素系ガス13の雰囲気中において、ガス・エッチングされる構成とされているが、本発明においては、たとえばフッ素系ガスの雰囲気中においてガス・エッチングされる構成とすることも可能である。

更に、前記実施例1～3においては、半導体装置の封止工程におけるろう材接合法およびその処理装置として適用されているが、本発明はそのような半導体装置の技術分野におけるろう材接合法およびその処理装置に限定されるものではなく、その他の技術分野におけるろう材接合法およびその処理装置に適用することができる。

#### [発明の効果]

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、次のとおりである。

圧し溶融させることにより、ベース基板3とキャップ4との接合封止が行われる。

この場合に、前記ベース基板3およびキャップ4の各下地金属層6の表面とろう材5の両面は、その各不活性膜7が前記した実施例1ないし実施例2のエッチング法によってエッチングされて除去され、このエッチング処理後において、前記ベース基板3とキャップ4との接合封止が行われる。

なお、このような実施例2のろう材接合法においても、前記した実施例1ないし実施例2の各処理装置8の適用が夫々可能である。

以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例1～3に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、前記実施例1～3においては、所定の金属表面の不活性膜7が物理的ないし化学的ドライエッチングによって除去される構成とされているが、本発明においてはそのようなエッチング

すなわち、前記した本発明のろう材接合法によれば、ろう材ないし被接合金屬の少なくとも一方の表面不活性膜がエッチング処理によって除去清浄されるので、フラックスを使用することなく、ろう材ないし被接合金屬の活性面を露出させてろう付けすることができる。

また、前記した本発明の処理装置によれば、エッチング設備によりろう材ないし被接合金屬の少なくとも一方の表面不活性膜がエッチング処理によって除去清浄され、その活性面が露出された前記ろう材ないし前記被接合金屬が加熱接合機構によりろう付けされるので、フラックスを使用することなく、ろう材ないし被接合金屬のろう付けを行うことができる。

また、本発明の半導体装置によれば、パッケージの封止部が前記したろう材接合法によって形成されている構造とされ、あるいは半導体チップが前記したろう材接合法によって封止部材の内側にろう付けされて封止されている構造とされていることにより、フラックスを使用することなく、前

記封止部ないし接合部のろう付けを行うことができるので、パッケージ内などに残留するフラックスによって半導体装置の信頼性が妨げられるのを確実に防止することができる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例である半導体装置を示す断面図。

第2図はその半導体装置におけるパッケージ封止部の部分的拡大断面図。

第3図(a), (b), (c)は本発明の一実施例であるろう材接合法を示す説明図。

第4図(a), (b)はその第3図に示すろう材表面のオージェ・スペクトルを示す線図。

第5図(a), (b), (c)は本発明の他の実施例であるろう材接合法を示す説明図。

第6図(a), (b)はその第5図に示すろう材接合法のエッティング処理前後におけるろう材表面のオージェ・スペクトルを示す線図。

第7図は本発明の一実施例である処理装置を示す断面図。

す断面図。

第8図は本発明の他の実施例である処理装置を示す断面図。

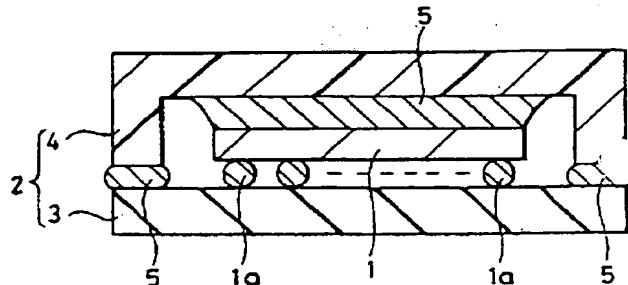
第9図はその第8図に示す処理装置によるエッティング処理中におけるろう材を示す部分的拡大断面図。

第10図は本発明の他の実施例であるろう材接合法を説明するための半導体装置のパッケージ封止部の部分的拡大断面図である。

1・・・半導体チップ、1a・・・バンプ電極、  
2・・・パッケージ、3・・・ベース基板、4・・・キャップ(封止部材)、5・・・ろう材、5a、6d・・・活性面、6・・・下地金属層(被接合金属)、6a・・・クロム膜、チタン膜またはタングステン膜、6b・・・銅膜、ニッケル膜または白金膜、6c・・・金膜、7・・・不活性膜、8・・・処理装置、9・・・エッティング処理室、10・・・加熱接合室、11・・・冷却室、12・・・処理室、12a・・・ガス供給口、12b・・・ガス排気口、13・・・塩素系ガス(一  
再不活性化防止用ガス)、14・・・塩化物。

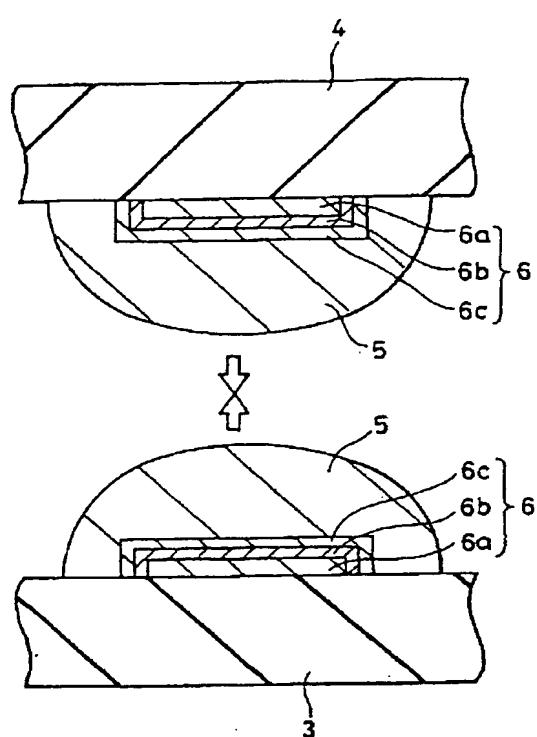
第1図

代理人弁理士筒井大和

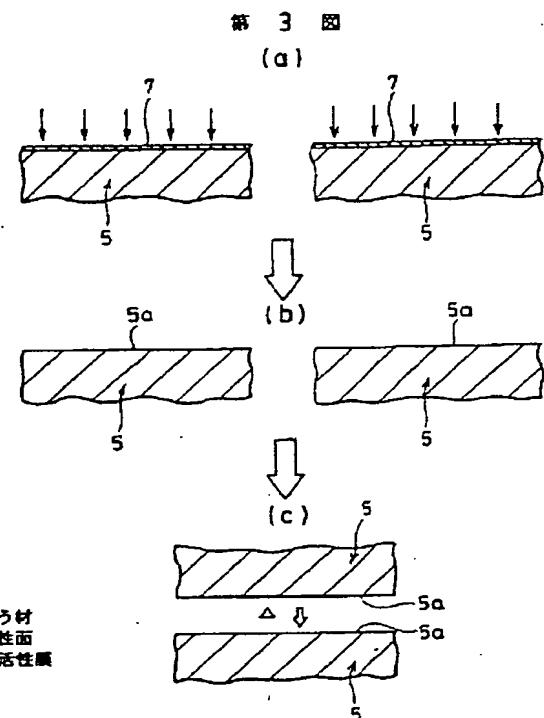


- 1: 半導体チップ
- 2: パッケージ
- 4: キャップ(封止部材)
- 5: ろう材

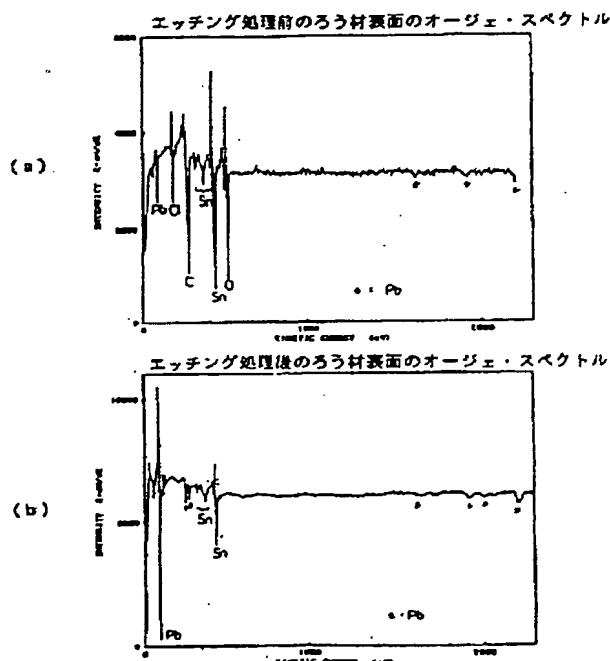
第 2 図



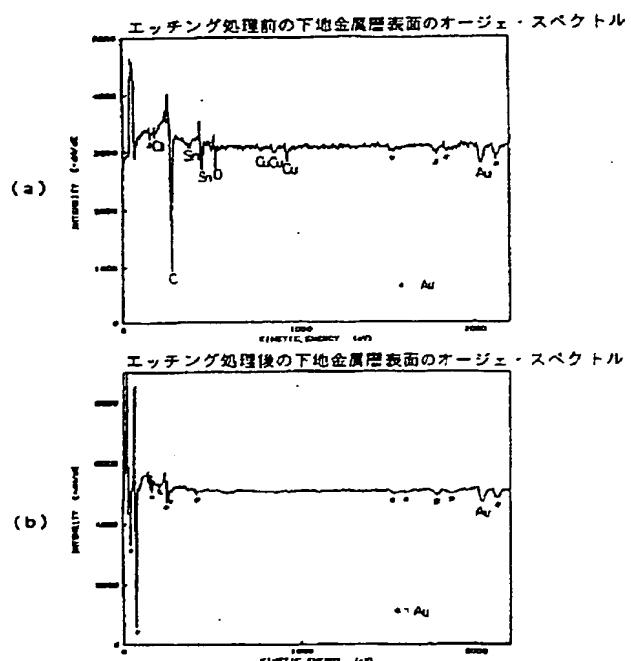
第 3 図



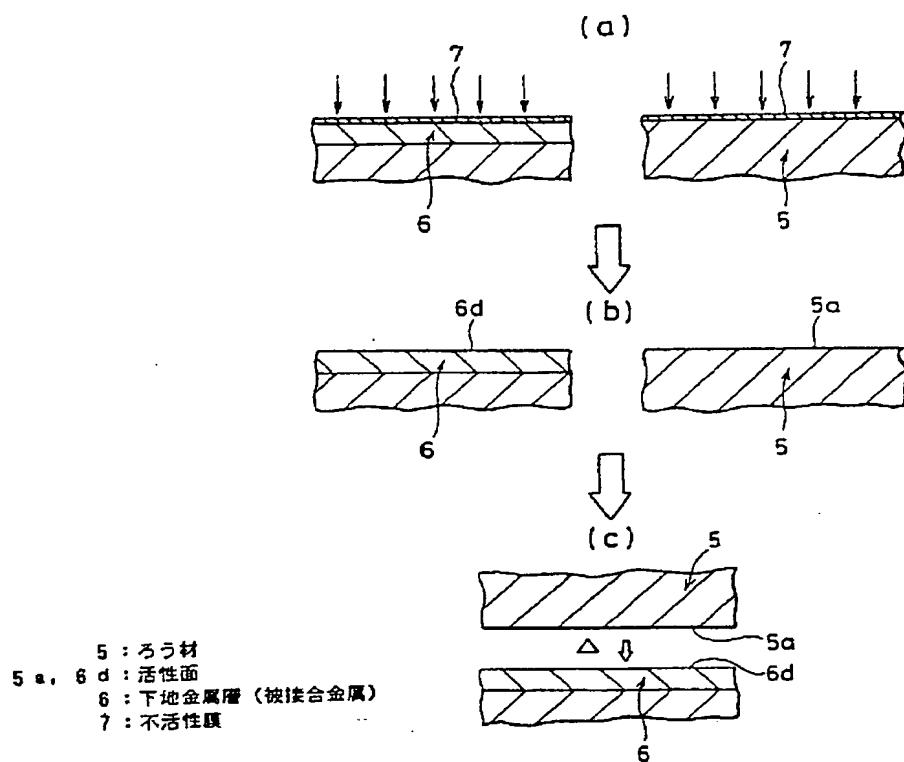
第 4 図



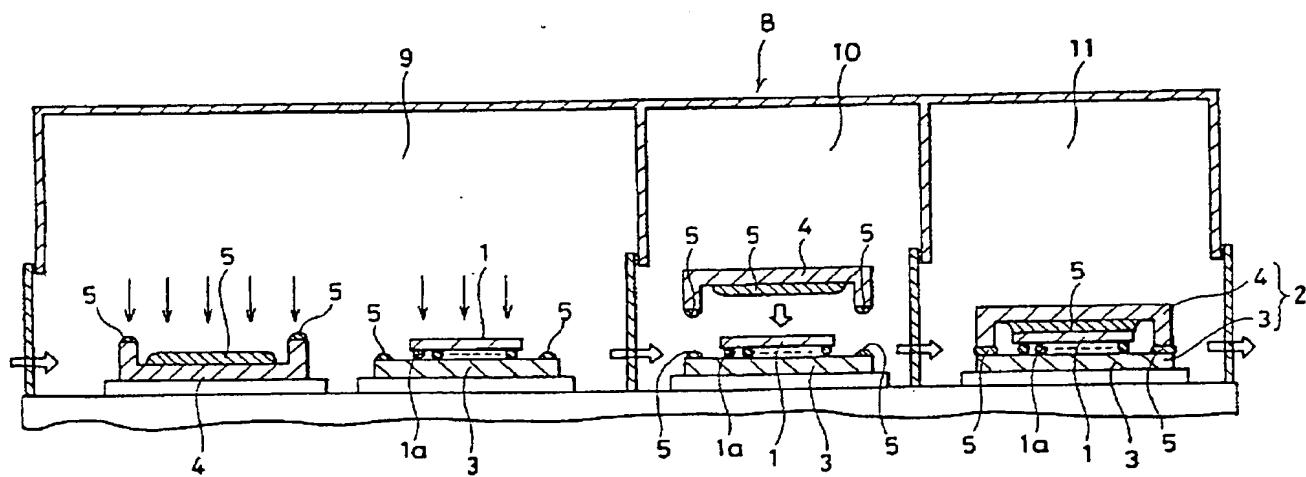
第 6 図



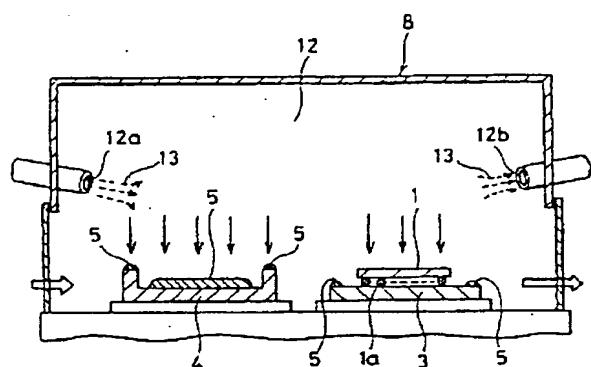
第 5 図



第 7 図

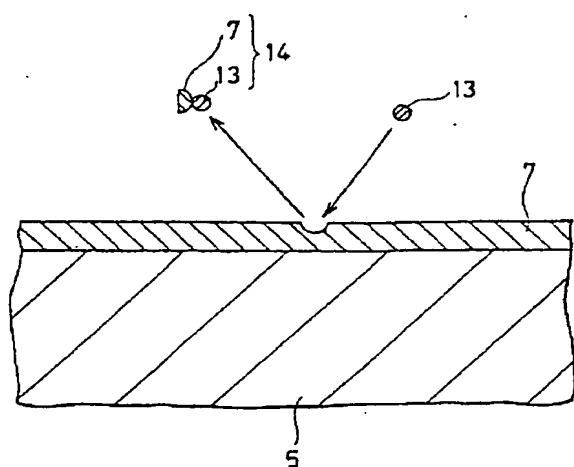


第 8 図



8 : 处理装置  
13 : 惰性系ガス（再活性化防止用のガス）

第 9 図



第 10 図

